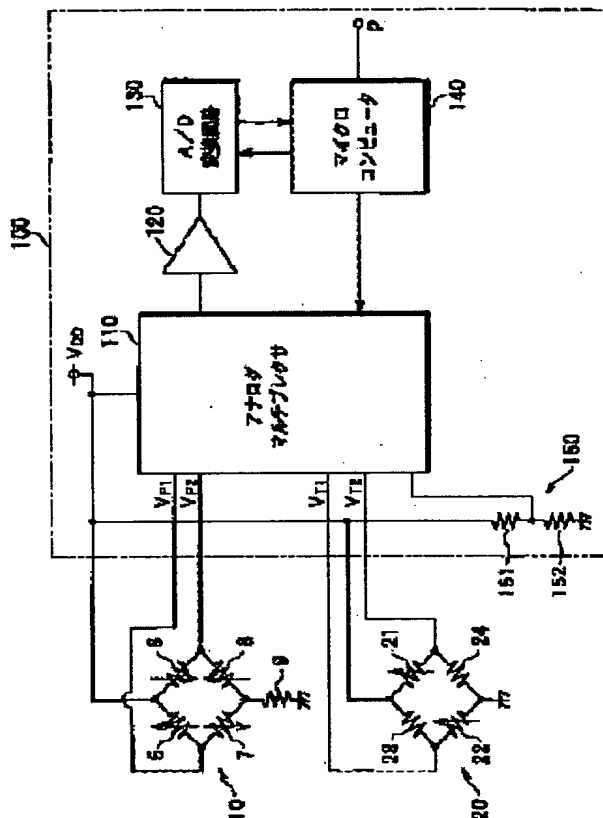


Patent number: JP2001165797
Publication date: 2001-06-22
Inventor: ISHIO SEIICHIRO; ENDO NOBORU; TANAKA HIROAKI
Applicant: DENSO CORP
Classification:
- international: G01L9/04; G01L19/04; H01L29/84
- european:
Application number: JP19990347980 19991207
Priority number(s):

PROBLEM TO BE SOLVED: To prevent large temperature characteristics from being generated in the offset voltage of an operational amplifier where an input stage with the neutral potential of a bridge circuit as input is composed by an N-channel transistor in a semiconductor pressure sensor device where a low voltage is applied using a dry battery for a power supply.

SOLUTION: Neutral potential VP1 and VP2 of a bridge circuit for detecting pressure being composed of piezo resistance elements 5-8 is inputted to a signal-processing circuit 100, and pressure is detected by the processing of the signal-processing circuit 100. In this case, a multiplexer 110 in the signal-processing circuit 100 is provided with an operational amplifier where an input stage is composed by an N-channel transistor. Also, for adjusting the temperature characteristics of the offset voltage of the operational amplifier, a resistor 9 for adjustment for increasing the neutral potential VP1 and VP2 of the bridge circuit 10 is connected in series with the bridge circuit 10 for detecting pressure.



THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-165797

(P2001-165797A)

(43) 公開日 平成13年6月22日 (2001.6.22)

| (51) Int.Cl. | 識別記号 | FI | サーチコード(参考) |
|---------------|-------|---------------|------------|
| G 0 1 L 9/04 | 1 0 1 | G 0 1 L 9/04 | 2 F 0 5 5 |
| | | 19/04 | 4 M 1 1 2 |
| H 0 1 L 29/84 | | H 0 1 L 29/84 | B |

審査請求 未請求 請求項の数 5 O L (全 6 頁)

(21) 出願番号 特願平11-347980

(22) 出願日 平成11年12月7日 (1999.12.7)

(71) 出願人 000004260

株式会社デンソー

愛知県刈谷市昭和町1丁目1番地

(72) 発明者 石王 誠一郎

愛知県刈谷市昭和町1丁目1番地 株式会
社デンソー内

(72) 発明者 遠藤 昇

愛知県刈谷市昭和町1丁目1番地 株式会
社デンソー内

(74) 代理人 100100022

弁理士 伊藤 洋二 (外2名)

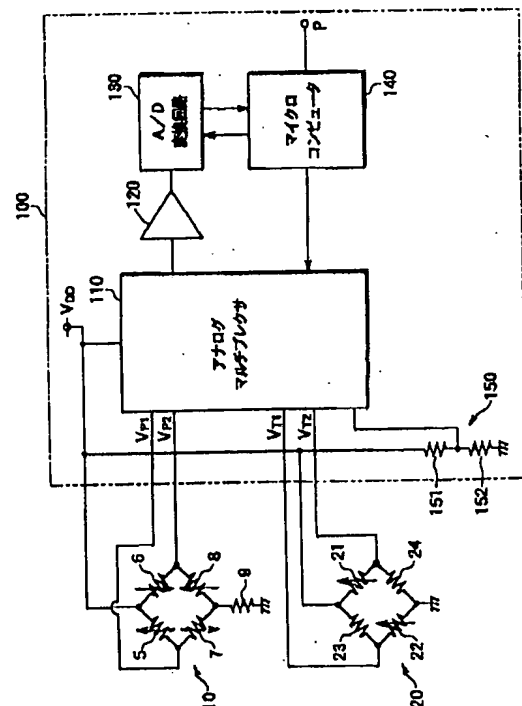
最終頁に続く

(54) 【発明の名称】 半導体圧力センサ装置

(57) 【要約】

【課題】 電源に乾電池を用いたような低電圧印加の半導体圧力センサ装置において、ブリッジ回路の midpoint 電位を入力とする入力段がNチャネルトランジスタで構成されたオペアンプのオフセット電圧に大きな温度特性が生じないようにする。

【解決手段】 ピエゾ抵抗素子5～8によって構成された圧力検出用ブリッジ回路の midpoint 電位 V_{P1} 、 V_{P2} が信号処理回路100に入力され、この信号処理回路100の処理によって圧力が検出される。ここで、信号処理回路100におけるマルチプレクサ110には、入力段がNチャネルトランジスタで構成されたオペアンプが設けられている。また、そのオペアンプのオフセット電圧の温度特性を調整するために、ブリッジ回路10の midpoint 電位 V_{P1} 、 V_{P2} を上昇させる調整用抵抗9が、圧力検出用ブリッジ回路10に直列接続されている。



【特許請求の範囲】

【請求項1】 ダイアフラムをなす薄肉部（3）を有する半導体基板（1）の前記薄肉部（3）に形成され、ピエゾ抵抗効果を持つ感圧素子（5～8）により構成されたブリッジ回路（10）と、

このブリッジ回路（10）の midpoint 電位に基づいて、前記薄肉部（3）に加えられた圧力を検出する信号処理回路（100）とを備え、

前記信号処理回路（100）は、前記ブリッジ回路（10）の midpoint 電位を入力とする入力段がNチャネルトランジスタ（111a、111b）で構成されたオペアンプ（111）を有するものであり、

前記オペアンプ（111）のオフセット電圧の温度特性を調整するために前記ブリッジ回路（10）の midpoint 電位を上昇させる調整用抵抗（9）を前記ブリッジ回路（10）に直列接続したことを特徴とする半導体圧力センサ装置。

【請求項2】 前記調整用抵抗（9）は、前記半導体基板（1）の厚肉部（4）に形成されていることを特徴とする請求項1に記載の半導体圧力センサ装置。

【請求項3】 前記調整用抵抗（9）は、前記ブリッジ回路（10）における接地側の2辺の接続点に直列に接続されていることを特徴とする請求項1または2に記載の半導体圧力センサ装置。

【請求項4】 前記調整用抵抗（9）は、前記ブリッジ回路（10）における接地側の2辺にそれぞれ直列に接続されていることを特徴とする請求項1または2に記載の半導体圧力センサ装置。

【請求項5】 前記調整用抵抗（9）にオフセット調整用抵抗（14）がそれぞれ直列に接続されていることを特徴とする請求項4に記載の半導体圧力センサ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、ピエゾ抵抗効果を持つ感圧素子を用いて圧力を検出する半導体圧力センサ装置に関する。

【0002】

【従来の技術】 ピエゾ式の半導体圧力センサ装置においては、シリコン基板の中央部に薄肉のダイアフラムが形成され、その表面に、ピエゾ抵抗効果を持つ感圧素子として歪み抵抗ゲージが形成され、歪み抵抗ゲージによってブリッジ回路が構成されている。ブリッジ回路の midpoint 電位は、信号処理回路に入力され、ダイアフラムに印加された圧力が検出される。このような半導体圧力センサ装置は、車載用に多く用いられ、その電源としては、車載のバッテリーより ECU（制御装置）を介した 5V 電圧が用いられている。

【0003】 また、近年、車載用以外で、例えばマイコンガスメータなどにも、この半導体圧力センサ装置が用いられるようになってきている。このものにおいては、

電源としてリチウム電池などの乾電池が用いられる。

【0004】

【発明が解決しようとする課題】 電源に乾電池を用いた場合、半導体圧力センサ装置の電源電圧が車載用の場合に比べて低電圧（例えば 2.0V）になる。この場合、入力段がNチャネルトランジスタで構成されたオペアンプを用い、ブリッジ回路の midpoint 電位をそのオペアンプに入力するように構成すると、オペアンプの入力電圧が低いため、Nチャネルトランジスタの動作が不安定になり、オペアンプのオフセット電圧に大きな温度特性が現れる。

【0005】 本発明者らが、実際にオペアンプの入力電圧とその出力におけるオフセット電圧との関係を調べたところ、図5に示すように、入力電圧が低い場合、温度特性によってオフセット電圧に大きな曲がりが生じることがわかった。

【0006】 本発明は上記問題に鑑みたもので、電源に乾電池を用いたような低電圧印加の半導体圧力センサ装置において、ブリッジ回路の midpoint 電位を入力とする入力段がNチャネルトランジスタで構成されたオペアンプのオフセット電圧に大きな温度特性が生じないようにすることを目的とする。

【0007】

【課題を解決するための手段】 上記目的を達成するため、請求項1に記載の発明では、ブリッジ回路（10）の midpoint 電位を入力とする入力段がNチャネルトランジスタ（111a、111b）で構成されたオペアンプ（111）のオフセット電圧の温度特性を調整するために、ブリッジ回路（10）の midpoint 電位を上昇させる調整用抵抗（9）をブリッジ回路（10）に直列接続したことを特徴としている。

【0008】 このことにより、オペアンプ（111）への入力電圧を高くすることができるため、オフセット電圧に大きな温度特性が生じないようにすることができる。

【0009】 この場合、請求項2に記載の発明のように、調整用抵抗（9）を半導体基板（1）の厚肉部（4）に形成するようにすれば、調整用抵抗（9）を感圧素子（5～8）と同一基板上に形成することができる。

【0010】 また、調整用抵抗（9）は、請求項3に記載の発明のように、ブリッジ回路（10）における接地側の2辺の接続点に直列に接続することの他、請求項4に記載の発明のように、ブリッジ回路（10）における接地側の2辺にそれぞれ直列に接続するようにすることができる。この場合、請求項5に記載の発明のように、調整用抵抗（9）にオフセット調整用抵抗（14）をそれぞれ直列に接続するようにすれば、オフセット電圧の調整も行うことができる。

【0011】 なお、上記各手段の括弧内の符号は、後述

する実施形態に記載の具体的手段との対応関係を示すものである。

【0012】

【発明の実施の形態】図1に、本発明の一実施形態にかかる半導体圧力センサ装置の構成を示す。(a)はその平面図、(b)は(a)中のA-A断面図である。また、図2に、本発明の一実施形態にかかる半導体圧力センサ装置の電気的構成を示す。

【0013】半導体基板としてのシリコン基板1は、P型シリコン基板1aの上にN型エピタキシャル層1bを成長させたものとなっている。P型シリコン基板1aの中央部には凹部2が形成され、凹部2の底面部2aにより薄肉部3が形成されるとともにその周囲の四角枠部が厚肉部4となっている。シリコン基板1の薄肉部3がダイアフラムとなり、この薄肉部3よりなるダイアフラムに圧力が印加されると歪みが生じる。

【0014】また、シリコン基板1の薄肉部3の表層部には、P型不純拡散層よりなるピエゾ抵抗素子(歪み抵抗ゲージ)5、6、7、8が形成されている。これらピエゾ抵抗素子5～8はブリッジ接続されて、図2に示すように圧力検出用ブリッジ回路10が構成されている。この場合、ピエゾ抵抗素子5、7の midpoint 電位 V_{P1} は、ダイアフラムへの圧力の印加量に応じて低くなり、逆にピエゾ抵抗素子6、8の midpoint 電位 V_{P2} は、ダイアフラムへの圧力の印加量に応じて高くなるように設定されている。

【0015】また、シリコン基板1の厚肉部4には、P型不純拡散層よりなる調整用抵抗9が形成されている。この調整用抵抗9は、図2に示すように圧力検出用ブリッジ回路10に直列に接続され、後述するオペアンプ111のオフセット電圧の温度特性を調整するために用いられる。

【0016】また、シリコン基板1の厚肉部4には、P型不純物層よりなる温度補償用ピエゾ抵抗素子21、22および温度係数の異なる例えば Poly-Si や CrSi よりなる温度補償用薄膜抵抗23、24が形成されている。これら温度補償用ピエゾ抵抗素子21、22および温度補償用薄膜抵抗23、24はブリッジ接続されて、図2に示すように温度検出用ブリッジ回路20が構成されている。この場合、 CrSi 膜による温度補償用薄膜抵抗23、24は、温度補償用ピエゾ抵抗素子21、22に比べて抵抗温度係数が極めて低く、基本的に温度特性を持たない抵抗素子であるため、温度検出用ブリッジ回路20からは温度に応じた midpoint 電位 V_{T1} 、 V_{T2} がそれぞれ出力される。

【0017】図2に示すように、上記した圧力検出用ブリッジ回路10の出力および温度検出用ブリッジ回路20の出力は、信号処理回路(演算処理回路)100に入力される。この信号処理回路100は、アナログマルチプレクサ110、増幅回路120、A/D変換回路13

0、マイクロコンピュータ140などから構成されており、図1中に図示していないが、シリコン基板1の厚肉部4にそれぞれの回路素子が形成されている。

【0018】この信号処理回路100において、圧力検出用ブリッジ回路10の出力および温度検出用ブリッジ回路20の出力は、アナログマルチプレクサ110に入力される。また、温度特性を持たない抵抗素子151、152によって構成される基準位置出力回路150の出力もアナログマルチプレクサ110に入力される。なお、この基準位置出力回路150の出力は、圧力にも温度にも不感なものとなっている。

【0019】アナログマルチプレクサ110は、圧力検出用ブリッジ回路10の出力、温度検出用ブリッジ回路20の出力、基準位置出力回路150の出力のいずれか1つを選択的に増幅回路120に出力する。このアナログマルチプレクサ110の選択出力は、マイクロコンピュータ140によって制御される。

【0020】増幅回路120の出力は、A/D変換回路130によってデジタル信号に変換され、マイクロコンピュータ140に入力される。マイクロコンピュータ140は、圧力検出用ブリッジ回路10、温度検出用ブリッジ回路20、および基準位置出力回路150からのそれぞれの出力に基づき、所定の演算式に従って温度補正等を行い、圧力信号Pを出力する。

【0021】なお、この半導体圧力センサ装置の電源としては、ニッケル電池などの乾電池が用いられており、図示しない定電圧回路によって2.0Vの定電圧 V_{DD} が各部の電源電圧として用いられている。

【0022】上記したアナログマルチプレクサ110は、圧力検出用ブリッジ回路10の midpoint 電位 V_{P1} 、 V_{P2} を入力とするオペアンプ111を有して構成されている。このオペアンプ111には、図3(a)に示すように、ピエゾ抵抗素子5、7の midpoint 電位 V_{P1} が非反転入力端子に入力され、ピエゾ抵抗素子6、8の midpoint 電位 V_{P2} が反転入力端子に入力される。そして、オペアンプ111から、両 midpoint 電位 V_{P1} 、 V_{P2} の差に応じた電圧 V_{P0} が出力される。この出力電圧 V_{P0} が、増幅回路120に選択出力される。なお、温度検出用ブリッジ回路20から出力される midpoint 電位 V_{T1} 、 V_{T2} に対しても、図示しないが、上記と同様のオペアンプによって両 midpoint 電位 V_{T1} 、 V_{T2} の差に応じた電圧が出力されるようになっている。

【0023】ここで、上記したオペアンプ111の一部は、図3(b)に示すように、圧力検出用ブリッジ回路10の midpoint 電位 V_{P1} 、 V_{P2} を入力とする入力段がNチャネルトランジスタ111a、111bを有して構成されている。この2つのNチャネルトランジスタ111a、111bのソースは、定電流回路として機能するNチャネルトランジスタ111cに共通接続され、Nチャネルトランジスタ111a、111bのドレインは、抵抗として機能するPチャネルトランジスタ111d、111

にそれぞれ接続されている。そして、Pチャネルトランジスタ111dとNチャネルトランジスタ111aの接続点およびPチャネルトランジスタ111eとNチャネルトランジスタ111bの接続点から、圧力検出用ブリッジ回路10の midpoint 電位 V_{P1} 、 V_{P2} の差に応じた電圧が出力され、図示しない後段の回路によって出力電圧 V_{P0} が作成されて出力される。

【0024】この実施形態のように、電源としてリチウム電池などの乾電池を用い、各部の電源電圧に2.0Vといった低電圧を印加するようにした場合、圧力検出用ブリッジ回路10の midpoint 電位 V_{P1} 、 V_{P2} が低いと、オペアンプ111におけるNチャネルトランジスタ111a、111bの動作が不安定になり、図5に示すように、オペアンプ111のオフセット電圧に大きな温度特性が現れる。

【0025】そこで、この実施形態においては、圧力検出用ブリッジ回路10における接地側の2辺（ピエゾ抵抗素子7がある辺とピエゾ抵抗素子8がある辺）の接続点に調整用抵抗9を直列に接続し、圧力検出用ブリッジ回路10の midpoint 電位 V_{P1} 、 V_{P2} を上昇させるようにしている。ダイアフラムに圧力が印加されていない状態において、調整用抵抗9を接続しないと、圧力検出用ブリッジ回路10の midpoint 電位 V_{P1} 、 V_{P2} はそれぞれ1.0V程度であるが、調整用抵抗9を接続することによって、圧力検出用ブリッジ回路10の midpoint 電位 V_{P1} 、 V_{P2} が、それぞれ1.125V程度に上昇し、図5からわかるようにオペアンプ111のオフセット電圧の温度特性を小さくすることができる。

【0026】なお、調整用抵抗9は、圧力検出用ブリッジ回路10における接地側の2辺の接続点に直列に接続するものに限らず、圧力検出用ブリッジ回路10における接地側の2辺に個別にそれぞれ直列に接続されていてもよい。また、調整用抵抗9は、シリコン基板1の厚肉部4に形成されたP型不純拡散層によるゲージ抵抗以外の抵抗として形成されたものであってもよい。また、調整用抵抗9は、固定の抵抗値のものに限らず、抵抗値が

調整できるようになっていてもよい。

【0027】また、特開平10-70286号公報に示すように圧力検出用ブリッジ回路10にオフセット調整用抵抗を直列に接続する場合には、図4に示すように、調整用抵抗9に複数のオフセット調整用抵抗14をそれぞれ直列に接続して、オフセット電圧の調整ができるようになっていてもよい。図4の場合、各オフセット調整用抵抗14間に設けられたワイヤーボンディングパッド15と接地間を選択的にワイヤーボンディングすることにより、オフセット電圧を調整することができる。なお、オフセット調整用抵抗14は、シリコン基板1の厚肉部4にP型不純拡散層によって形成される。また、オフセット調整用抵抗14の抵抗値は、それぞれ40Ω程度であるのに対し、調整用抵抗9の抵抗値は1.0KΩ程度であり、調整用抵抗9の方がオフセット調整用抵抗14に比べてはるかに大きな値になっている。

【図面の簡単な説明】

【図1】本発明の一実施形態にかかる半導体圧力センサ装置の構成を示す図であり、(a)は平面図、(b)は(a)中のA-A断面図である。

【図2】本発明の一実施形態にかかる半導体圧力センサ装置の電氣的構成を示す図である。

【図3】圧力検出用ブリッジ回路の midpoint 電位を入力とするオペアンプの構成の一部を示す図である。

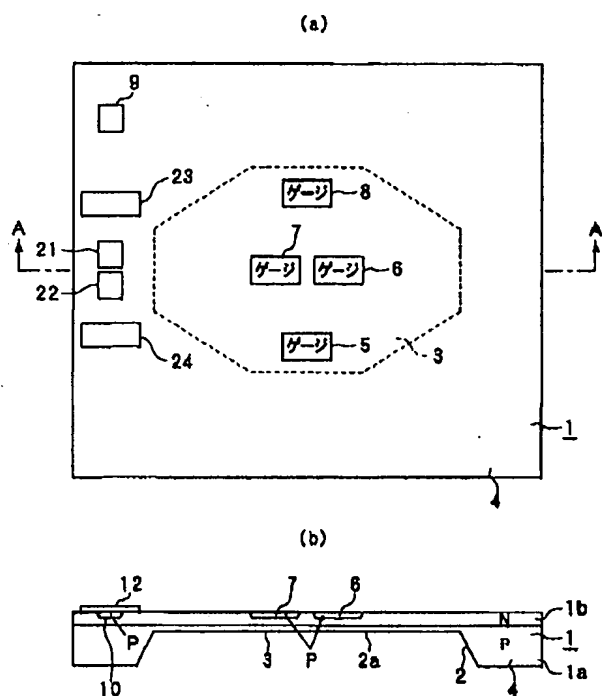
【図4】本発明の他の実施形態における圧力検出用ブリッジ回路10の電氣的構成を示す図である。

【図5】入力段がNチャネルトランジスタで構成されたオペアンプの入力電圧とオフセット温度特性との関係を示す図である。

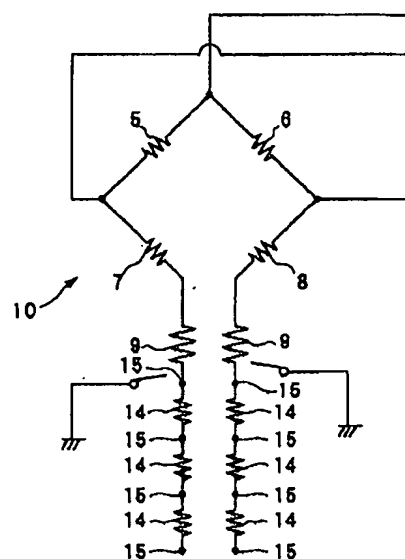
【符号の説明】

1…シリコン基板、3…薄肉部、4…厚肉部、5～8…ピエゾ抵抗素子、9…調整用抵抗、100…信号処理回路、110…アナログマルチプレクサ、111…オペアンプ、111a、111b…Nチャネルトランジスタ、120…増幅回路、130…A/D変換回路、140…マイクロコンピュータ、150…基準位置出力回路。

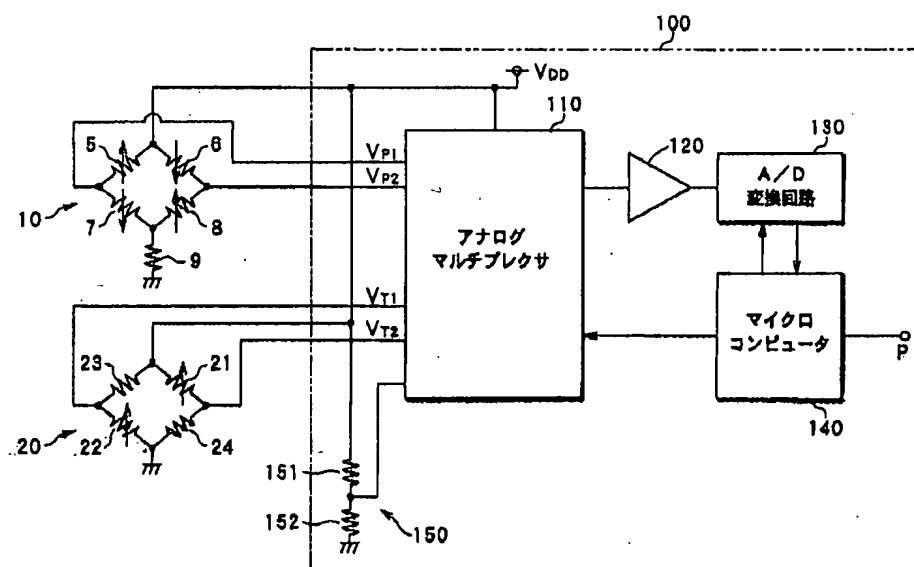
【図1】



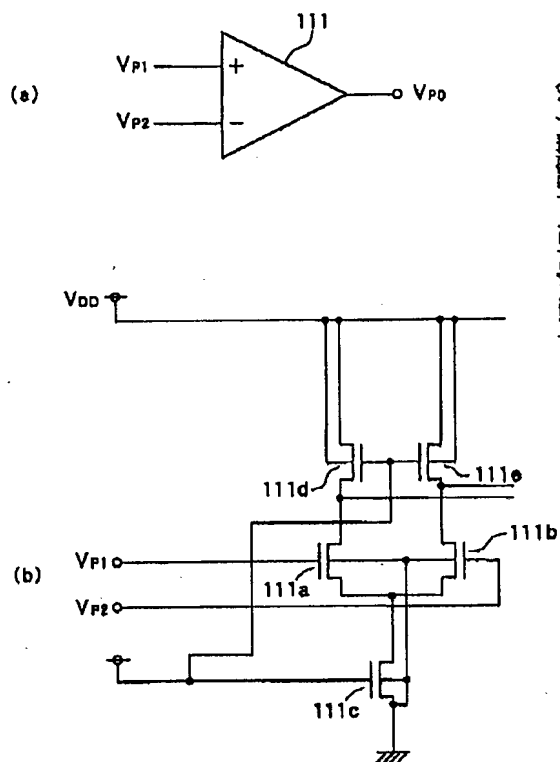
【図4】



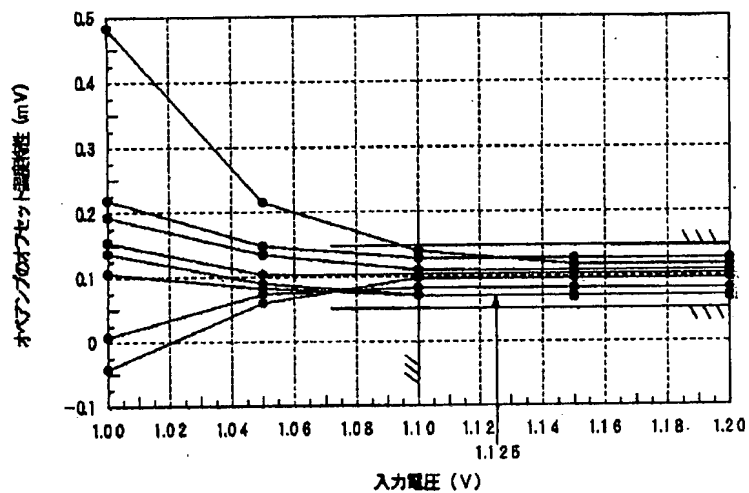
【図2】



【図3】



【図5】



フロントページの続き

(72) 発明者 田中 宏明
愛知県刈谷市昭和町1丁目1番地 株式会
社デンソー内

Fターム(参考) 2F055 AA40 BB20 CC02 DD05 EE13
FF02 GG32 HH19
4M112 AA01 BA01 CA10 CA12